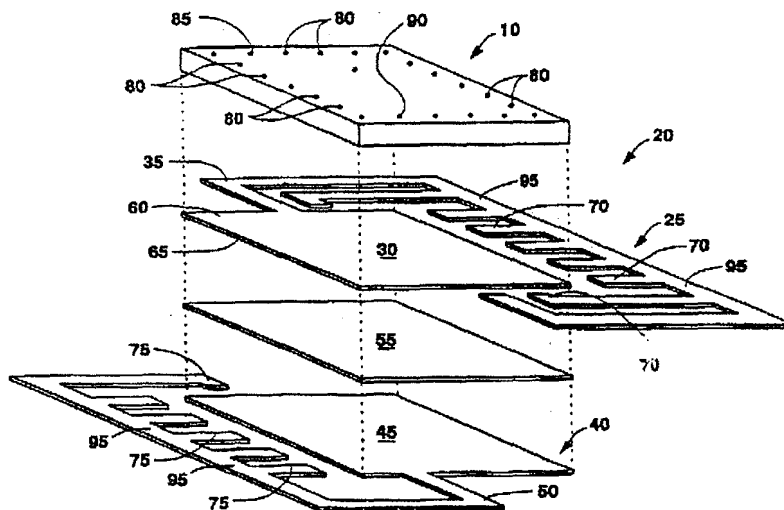


PCTWORLD INTELLECTUAL PROPERTY ORGANIZATION
International Bureau

INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification ⁶ : H01L 23/495	A1	(11) International Publication Number: WO 96/15555 (43) International Publication Date: 23 May 1996 (23.05.96)
(21) International Application Number: PCT/US95/14569 (22) International Filing Date: 7 November 1995 (07.11.95) (30) Priority Data: 08/336,997 10 November 1994 (10.11.94) US (71) Applicant: MICRON TECHNOLOGY, INC. [US/US]; 8000 S. Federal Way, Boise, ID 83706-9632 (US). (72) Inventor: STAVE, Eric, J.; 2909 Kootenai Street, Boise, ID 83705 (US). (74) Agent: FLETCHER, Michael, G.; P.O. Box 4433, Houston, TX 77210 (US).		(81) Designated States: AL, AM, AT, AU, BB, BG, BR, BY, CA, CH, CN, CZ, DE, DK, EE, ES, FI, GB, GE, HU, IS, JP, KE, KG, KP, KR, KZ, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, TJ, TM, TT, UA, UG, UZ, VN, European patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG), ARIPO patent (KE, LS, MW, SD, SZ, UG). Published With international search report.

(54) Title: MULTI-LAYER LEAD FRAME FOR A SEMICONDUCTOR DEVICE



(57) Abstract

A multi-layer lead frame (20) for decoupling a power supply to a semiconductor die (10) includes overlaying first (25) and second lead frame (40) bodies having an insulator (55) disposed therebetween and at least one main lead finger (35, 50) extending from each body (25, 40). The bodies (25, 40) act as a capacitor to decouple the power supply to the die (10). One of the bodies and respective finger provides one of power supply and ground connections for wire bonding with the die (10), and the other of the bodies provides the other of power supply and ground connections for wire bonding with the die (10). The first body (25) includes a die paddle (30) for supporting the die (10), and the second body (40) includes a plate (45) for overlaying the paddle (30) with the insulator (55) disposed between the paddle (30) and plate (45), thereby providing an electrical decoupling effect therebetween upon supplying power and ground connections, respectively.

F-00E00101

P-526

(2)

特表 109-512961

(109) 日本国特許庁 (J P)

(112) 公表特許公報 (A)

(111) 特許出願公表番号

特表平9-512961

(43) 公表日 平成9年(1997)12月22日

(51) Int. Cl.⁶ 横断記号 片内整理番号

H 01 L 23/50

7920-4E

F I

H 01 L 23/50

U

K

審査請求 有 予備審査請求 有 (全27頁)

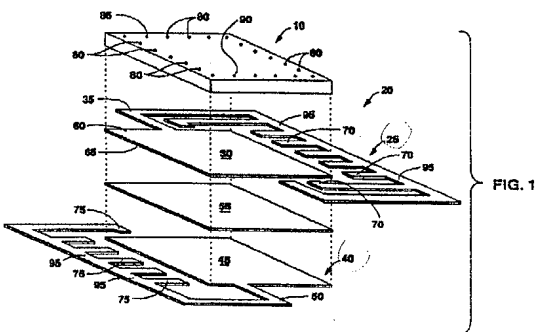
(21) 出願番号	特願平8-516191	(71) 出願人	マイクロン、テクノロジ、インコーポレーテッド
(86) (22) 出願日	平成7年(1995)11月7日		アメリカ合衆国アイダホ州、ボークス、エス、フェデラル、ウエイ、8000
(86) 優先出願番号	PCT/US95/14569	(72) 発明者	スライズ、エリックジェー、アメリカ合衆国アイダホ州、ボークス、ウーネイ、ストリート、2908
(87) 国際公開番号	WO96/15555		(74) 代理人 井理士 佐藤 一雄 (外3名)
(87) 国際公開日	平成8年(1996)5月23日		
(31) 優先特許番号	08/336,997		
(32) 優先日	1994年11月10日		
(33) 優先特許国	米国 (US)		

最要頁に続く

(54) 【発明の名称】 半導体デバイス用多層リードフレーム

(57) 【要約】

半導体ダイ (10) への電線を接続するための多層リードフレーム (20) は、重ねて配置される第1及び第2のリードフレーム本体 (25, 40) と、その間に配置される絶縁体 (55) と、各リードフレーム本体 (25, 40) から伸延する少なくとも1つの主リードフィンガ (35, 50) とを備える。各リードフレーム本体 (25, 40) は、ダイ (10) への電線を接続するためのコンデンサとして作用する。両リードフィンガの一方および各フィンガは、ダイ (10) にワイヤボンディングするための電線およびアース接続部の地方を提供する。第1のリードフレーム本体 (25) は、ダイ (10) を支持するためのダイパドル (30) を有し、第2のリードフレーム本体 (40) は、パドル (30) とフレート (45) との間に配置される絶縁体 (55) によってパドル (30) を覆うためのフレート (45) を有し、それにより、それぞれ電力供給およびアース接続に際して、その間に電気的な接続効果を提供する。



【特許請求の範囲】

1. (a) ダイを支持するためのダイパドル及びパドルと導通する少なくとも1つの第1主リードフィンガを有する第1の導電リードフレーム本体と、(b) 前記パドルによって覆われるフレート及びこのフレートと導通する少なくとも1つの第2主リードフィンガを有する第2の導電リードフレーム本体と、(c) 前記パドルとフレートとの間に配置された絶縁体とを備えた半導体デバイス用多層リードフレーム。
2. 請求項1記載の多層リードフレームにおいて、前記パドル及びフレートの並びに各導通主リードフィンガの一方が、前記ダイとワイヤボンディングするための電線接続部およびアース接続部の一方を提供し、前記パドル及びフレートの並びに各導通主リードフィンガの他方が、前記ダイとワイヤボンディングするための電線接続部およびアース接続部の他方を提供する、多層リードフレーム。
3. 請求項1記載の多層リードフレームにおいて、前記ダイが前記パドルの第1表面に支持可能であり、前記ダイが前記パドルの第1表面の反対側に存在するパドルの第2表面が前記フレートを覆う、多層リードフレーム。
4. 請求項1記載の多層リードフレームにおいて、前記パドルの形状および寸法が前記ダイのそれらとほぼ同じである、多層リードフレーム。
5. 請求項1記載の多層リードフレームにおいて、前記フレートの形状および寸法が前記パドルのそれらとほぼ同じである、多層リードフレーム。
6. 請求項1記載の多層リードフレームにおいて、前記パドル及びフレートと導通する各主リードフィンガが、それぞれ、前記パドル及びフレートの部分として形成されている、多層リードフレーム。
7. 請求項1記載の多層リードフレームにおいて、前記絶縁体がシリコンである、多層リードフレーム。

8. 請求項1記載の多層リードフレームにおいて、前記絶縁体が、スライエ処理されたポリイミド及び両面接着テープで構成されるグラブの中心から選取されている、多層リードフレーム。

9. 請求項1記載の多層リードフレームにおいて、前記第1の導電リードフ

レーム本体が更に1つ又は複数の信号用リードフインガを有し、各フインガが、前記タイに信号用リードをワイヤボンディングするために前記パドルに近接して、これと間隔を保って配置された次端部を有する、多層リードフレーム。

10. 請求項1記載の多層リードフレームにおいて、第2の導電リードフレーム本体が更に1つ又は複数の信号用リードフインガを有し、各フインガが、前記タイに信号用リードをワイヤボンディングするために前記パドルに近接して、これと間隔を保って配置された次端部を有する、多層リードフレーム。

11. (a) タイを支持するためのタイパドル、及び、電源接続部およびアース接続部の一方を提供するために前記パドルから伸延する少なくとも1つの第1主リードフインガを備えた第1の導電リードフレーム本体と、

(b) 前記パドルを覆うフレート、及び、前記電源接続部およびアース接続部の他方を提供するために前記フレートから伸延する少なくとも1つの第2主リードフインガを有する第2の導電リードフレーム本体と、

(c) 前記パドルとフレートとの間に配置された絶縁体と、

(d) (i) 前記パドル及び電源を提供するフレートの一方の主リードフインガと前記タイの電源端子との間を導通するボンディングと、

(e) 前記パドル、及び、アース接続部を提供するフレートの他方の主リードフインガと前記タイのアース端子との間を導通する少なくとも1つのボンディングと

を備え、前記タイが前記絶縁体とは反対側のパドル表面に配置されている、

14. 請求項11記載のリードパッケージシステムにおいて、前記絶縁体がボリイミドである、リードパッケージシステム。

15. 請求項11記載のリードパッケージシステムにおいて、前記絶縁体が両面接着テープである、リードパッケージシステム。

16. 請求項11記載のリードパッケージシステムにおいて、前記第1の導電リードフレーム本体が更に1つ又は複数の信号用リードフインガを有し、各フインガが、前記タイに信号用リードをワイヤボンディングするために、前記パドルに近接し、これと間隔を保って配置された次端部を有する、リードパッケージシステム。

17. 請求項11記載のリードパッケージシステムにおいて、前記第2の導電リードフレーム本体が更に1つ又は複数の信号用リードフインガを有し、各フインガが、前記タイに信号用リードをワイヤボンディングするために、前記パドルに近接し、これと間隔を保って配置された次端部を有する、リードパッケージシステム。

18. 半導体タイ用リードフレームを有し、このリードフレームの第1の導電性本体のタイパドル上に配置されたタイと、このタイの反対側の表面1のパドル上に配置された絶縁体と、この絶縁体上に配置されたリードフレームの第2の導電性本体のフレートとを有する、半導体タイ用リードフレームにおいて電源を

減結合するための方法において、

(a) 前記パドル及びフレートの一方から伸延する第1の主リードフインガを介して電力信号およびアース接続の一方を前記タイに提供し、前記第1の主リードフインガと前記タイの電源およびアース端子の一方の間をワイヤボンディングにより導通させるステップと、

(b) 前記パドル及びフレートの他方から伸延する第2の主リードフインガを介して前記電力信号およびアース接続の他方を前記タイに提供し、前記第2の主リードフインガと前記タイの電源およびアース端子の他方との間をワイヤボンディングにより導通させるステップと

を備える、半導体タイ用リードフレームにおいて電源を減結合するための方法

半導体タイ用リードパッケージシステム。

12. 請求項11記載のリードパッケージシステムにおいて、前記パドルの形状および開閉の方法がタイのこれらにほぼ同等である、リードパッケージシステム。

13. 請求項11記載のリードパッケージシステムにおいて、前記フレートの形状および開閉の方法がパドルのこれらにほぼ同等であることを特徴とするリードパッケージシステム。

19. 請求項18記載の方法において、前記パドルとグレートの形状および周囲寸法がほぼ同一であり、前記グレートが前記パドル上に、両者の間に電気導電性接合部を形成するような配列様式で配置されている方法。
20. 請求項18記載の方法において、前記タイと、前記第1および第2のリードフレーム本体の一方の少なくとも1つの第3のリードフィンガの先端部との間に付着用リードをワイヤボンディングするステップを更に備え、前記先端部がそれぞれのパドル及びグレートに近接し、これらから間隔を保って配置される、方法。

【発明の詳細な説明】

半導体デバイス用多層リードフレーム

本発明は、広くは半導体リードパッケージングシステムに関し、更に詳細には、集積回路チップへの電源を供給するための多層リードフレームに関する。

半導体集積回路（IC）をパッケージ化したデバイス（部品）は、ボンドワイヤによってリードフレームの内側リードに接続されるICチップ（タイ）を有する。チップ、ボンドワイヤ、及び、内側リードは、例えばガラスチップのような材料を用いて保護するために完全にカプセルに封入される。外側リードはリードフレームの内側リードと導通するが、外側リードは、一般に、例えばプリント回路基板のような外部回路に、パッケージ化したデバイスを取付けるために露出したままである。従来のICパッケージングにおいて、半導体タイは、支持用リードフレームの中央タイパドル上に置かれて、これに接合される。リードフレームの内側リードフィンガは、パドルに近接して配置されるが、パドルとは接触したり導通したりすることはない。その代わりに、ボンドワイヤは、タイとフィンガとの間の間隙部を橋接することによって、タイ上の接触パッド（端付）とリードフレームの内側リードフィンガとの間を導通する。ボンドワイヤは、タイとリードフレームとの間における電気結合の道を可能にする。

3ボルトICチップ製品の生産は、最近になって、部品のテスト及び使用に際して電力供給安定性を向上させることを必要とするようになった。電力供給に作られる小さいバイアス、クラング、バウンス、ノイズ等（まとめて「ひずみ」）は、電力供給のひずみに関してエラーベージン（誤差限界）が比較的に狭いものがある。5ボルト部品よりも、この種の3ボルト部品にとって故障原因となりやすい。即ち、ひずみの電圧値が同じであれば、5ボルトの場合よりも、3ボルトの場合の方が全

体におけるひずみの割合が大きくなる。

電圧のひずみに起因する潜在的な故障発生可能性の問題を解決するために、部品に対して、各クラングな電圧供給を低減するように、基板上の部品に減衰コンデンサが外部取り付け、又は、テストに際して、ハンズフリーに取付けられてき

た。ただし、成長の減結合を実施するためには、半導体品にできるだけ近接してコンデンサを取付けなくてはならない。しかし、コンデンサを部品に近接して取付けると、取付、別の欠点が見える。例えば、ダイ上においてコンデンサを具体化することができるが、非常に高価で厳しく制御されたダイペースがそのために占有される。更に、ハンドライにおいて部品をサスドする場合には、受動的な減結合品を実施するのに充分なだけコンデンサを部品に近接させることは困難である。

従って、電力供給減結合を実施するための試行、更に、熱散放および電氣的性能を改良するための試行においては、電力供給およびアース接続部の一方を第1の層によって提供し、電力供給およびアース接続部の他の一方を第2の層によって提供する多層リードフレームを使用することが知られている。例えば、1990年1月21日付けでMallik等が発行された米国特許第4891687号は多層ICパッケージについて開示している。ただし、この開示は、電力およびアース用としてそれぞれ相互に重ねて配置された2つの導電性フレーム、及び、ワイヤボンディングのためにフレームを覆って配置される別のリードフレームの使用を必要とする。従って、この解決方法は複雑過ぎて好ましくない。即ち、接合性のある2つの別々の層によって2つのフレーム及びリードフレームを接合しなくてはならず、この場合、一方のフレームは、ダイを配置するため及びフレームにダイをワイヤボンディングするための中心部分を押し抜き加えなければならず、更に、リードフレームのリードフィンガにフレームを電氣的に接続するために正確な位置に特殊なグラフを配置しなければならぬ。

同様に、1990年10月23日付けでKarnier等が発行された米国特許第4965654号は、アース平面を備えた半導体パッケージについて開示している。ただし、この場合、導電性リードフィンガ(LLOC)の出現のみに限られ、電力供給及びアース接続部の2つの側面のフレームは用いられず、1つのアース平面と、そのアース平面を覆うリードフレームしか用いられない。従って、減結合のための容量性効果は完全でない。更に、アース平面は、実際には、ダイおよび接合パッドに近接して置かう2つの側面フレームである。これは、

ダイ上の中心部に位置するパッドにリードフィンガをワイヤボンディングすることを実現するために必要なものである。更に、アース平面は、ダイをワイヤボンディングするために、小さい特殊な切り欠き部分を表面に備える。

以上述べた既知の技術との関連において、本発明の目的は、簡素化された多層リードフレームを用いて半導体ダイへの電力供給を良好に減結合する半導体リードパッケージンシステムを提供することにある。

好ましい実施例における本発明の原理に従い、半導体ダイへの電力供給を減結合するための多層リードフレームは、その間に配置された絶縁体、及び、各本体から伸延する少なくとも1つの主リードフィンガを備え、覆うように配置された第1および第2のリードフレーム本体を有する。本体は、ダイへの電力供給を減結合するコンデンサとして作用する。本体、及び、各フィンガの一方は、ダイに結線接合するための電力供給部およびアース接続部の一方を提供し、本体の他方は、ダイに結線接合するための電力供給およびアース接続部の他方を提供する。

更に、本発明の原理によれば、第1の本体は、ダイを支持するためのダイパドルを有し、第2の本体はフレームを有する。パドルはフレームを覆い、パドルとフレームとの間に配置された絶縁体を有し、それぞれ電力供給部およびアース接続部を提供することにより、パドルとフレームとの間に電氣的な減結合効果を提供する。

更に、本発明の原理により、ここに開示されたような多層リードフレームを用いて、半導体ダイへの電力供給を減結合する方法が開示される。本方法は、(1)パドル及びフレームの一方から伸延する第1の主リードフィンガを介してダイへの電力信号部およびアース接続部の一方を提供する過程を有し、この場合、ボンドライヤは、第1の主リードフィンガと、ダイの電力端子およびアース端子の一方との間を導通する、そして、(2)パドル及びフレームの他方から伸延する第2の主リードフィンガを介してダイへの電力信号およびアース接続部の他方を提供する過程を有し、この場合、ボンドライヤは、第2の主リードフィンガと、ダイの電力端子およびアース端子の他方との間を導通する。

本発明の前述の諸原理は、半導体ダイへの電力供給を減結合するための改良さ

れた多層リードフレームを提供する。本発明の他の目的、利点、及び、機能については、説明が進行するにつれて更に明白になるはずである。

図1は、本発明の「実施の形態の展開透視図であり、ICチップと本発明にかかる多層リードフレームとの間の具体的な関係を示す。

図2は、本発明にかかる多層リードフレームの代替実施の形態の平面図である。

図3は、本発明にかかる多層リードフレームを具体化するパッケージ化されたICデバイスの横断面図である。

図1は、本発明の「実施の形態の分解斜視図であり、ICチップ（ダイ）10と本発明に係る多層リードフレーム20との間の空間的關係を示すものである。リードフレーム20は、ダイを支持するためのダイパドル30を備えた第1導通リードフレーム本体25、及び、少なくとも1つの第1リードフインガ35を有する。リードフレーム20は、更に、フレート45、及び、フレート45と導通する少なくとも1つの第2リードフインガ50を備えた第2の導通リードフレーム本体40を有する。好ましい実施の形態においては、各リードフインガ35、50は、それぞれ、そこから伸延するパドル及びフレートの一部として形

ら実質的にダイ10と同じである。即ち、パドル30の同寸法は、ダイ10の同寸法とはほぼ同一である。同様に、フレート45、及び、絶縁体55の形状および寸法は、パドル30の形状および寸法とはほぼ同一である。

更に、絶縁体55は、その好ましい実施の形態においては、例えば、Dupont Kaptonという商品名で販売されている熱硬化性または熱可塑性の接着剤によって両面被覆されたポリイミド薄膜（テープ）、あるいは、スプレー処理したポリイミド又は他の高誘電体材料である。絶縁体55は、パドル30をフレート45に接合し、両者が相互に電気的に接続することを防止する。

更に、第1の本体25は、1つ又は複数の第1リードフインガ70を随意に備えてもよく、この場合、各フインガは、ダイ10の接合パッド（端部）80と第1リードフインガをワイヤボンディングするため、パドル30に直接し、これと間隔を保って配置された導通部を有する。同様に、第2の本体40も、更に、1つ又は複数の第2リードフインガ75を随意に備えてもよく、この場合も、各フインガは、ダイ10の端部80と第1リードフインガをワイヤボンディングするために、パドル45に直接し、これと間隔を保って配置された導通部を有する。第1の本体25は「任意装飾である」と称される。更に、別の代替の実施の形態の詳細については、図2を参照されたい。

フインガは、ダイ10の端部80と第1リードフインガをワイヤボンディングするために、パドル45に直接し、これと間隔を保って配置された導通部を有する。第1の本体25または第2の本体40のいずれかが、相互に排他的な方法によって第1リードフインガを備えるか、或いは、当該リードフレームと共に使用される特定の1つのダイに最適であると考えられる方法により両方の第1リードフインガを同時に備えてもよく、第1リードフインガ70及び75は「任意装飾である」と称される。更に、別の代替の実施の形態の詳細については、図2を参照されたい。

リードフインガハーサポート（支持部）95は、当該技術分野において周知であるように、ダイをカプセル封入する際に切り落とす以前に、リードフレームの一部分としてリードフインガを支持するために用いられる以外は、本発明に関係ないことに注意されたい。更に、図示されてはいないが、当該技術分野における当業者にとって、絶縁体が、用いられるダイのダイアに応じて、パドル30とダイ10との間に適切に配置可能であることが理解される。

本発明のこの実施の形態に関する一例の場合、パドル30の第1のリードフインガは、ダイ10の端部80と第1リードフインガをワイヤボンディングするために、パドル45に直接し、これと間隔を保って配置された導通部を有する。第1の本体25または第2の本体40のいずれかが、相互に排他的な方法によって第1リードフインガを備えるか、或いは、当該リードフレームと共に使用される特定の1つのダイに最適であると考えられる方法により両方の第1リードフインガを同時に備えてもよく、第1リードフインガ70及び75は「任意装飾である」と称される。更に、別の代替の実施の形態の詳細については、図2を参照されたい。

成される。パドル30はフレート45を覆い（あるいは、フレート45がパドル30を覆う）としても差し支えない、絶縁体55がその間に配置される。

パドル30及びフレート45のうち、一方、及び、それぞれにワイヤボンディングが35と50は、ダイ10の電力端およびターミナル端85と90のうちの一方と接合される新線川の電源用接続およびターミナル接続の一方を提供する。いま一方のパドルとフレート、及び、それぞれが導通するリードフインガは、当該ダイの、それぞれの電源用端およびターミナル端85及び90とワイヤボンディングするための、一方の電源用接続およびターミナル接続を提供する。

ダイ10は、パドル30の第1平面の表面60に支持可能であり、そして、第1平面の表面と反対側のパドルの第2平面の表面65（見えない）は、その間に絶縁体55を挟んでフレート45を覆う。

パドル30は、その好ましい実施の形態においては、形状および寸法の観点か

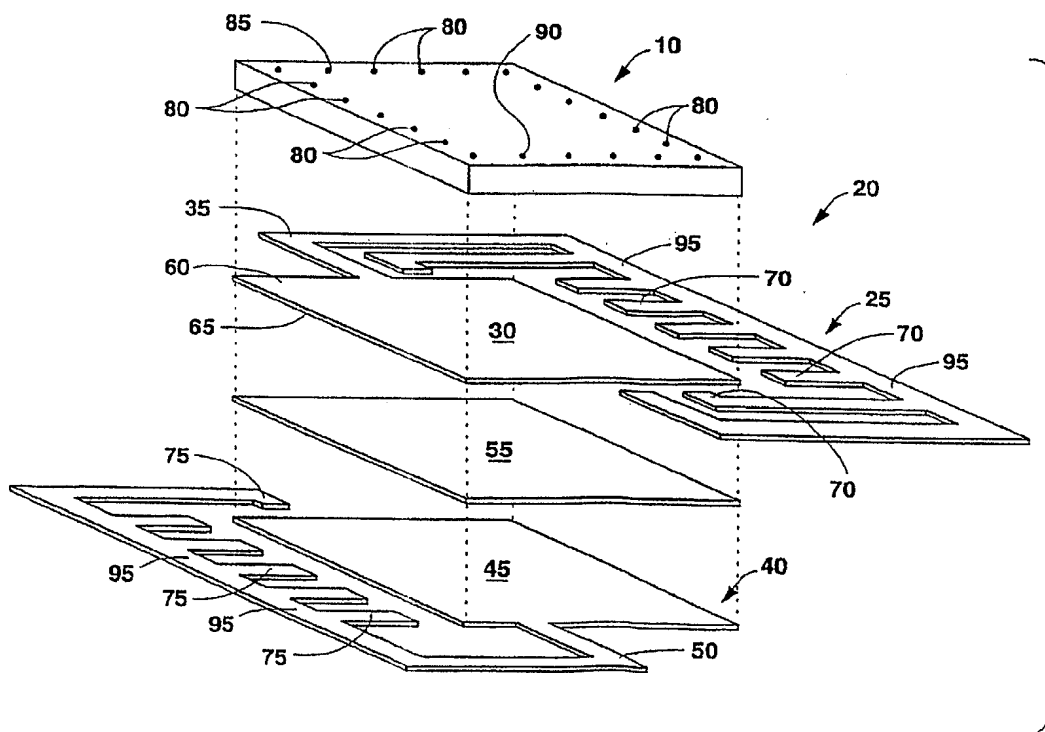
はよい。同様に、図からは識別できないが、リードフィンガ170及び175の一方が電力を供給し、他方がダイ140用ブラス接続部を提供すればよい。ワイヤボンディングのためにパドル及びアレートに極めて近接して配置されている信号用リードフィンガは、主リードフィンガ170及び175の「背後に」配置されているので、図上には現れていない。

ダイ140は、パドル135の第1表面180上に支持され、パドルの第1表面の反対側に存在する第2表面185はアレート145を覆い、その間に絶縁体150が配置される。絶縁体150は、パドル135をアレート145に接着させ、そして、両者が電力的に接続することを防止する。

本発明の好ましい実施の形態について開示したが、ここに開示された原理を応用する種々の態様は、以下に示す請求の範囲内に含まれるとみなされることを意図するものである。従って、請求の範囲に明途記載されている場合を除き、本発明の有効範囲が制限されるものでないことが理解される。

【図1】

FIG. 1



【图2】

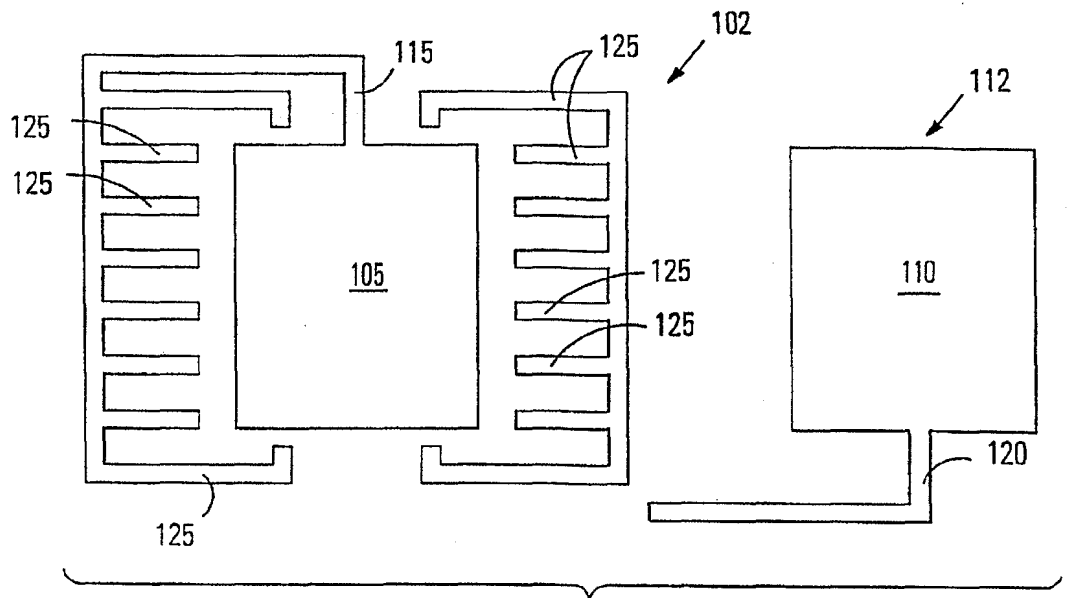


FIG. 2

(15)

专利号: 09-512961

【图3】

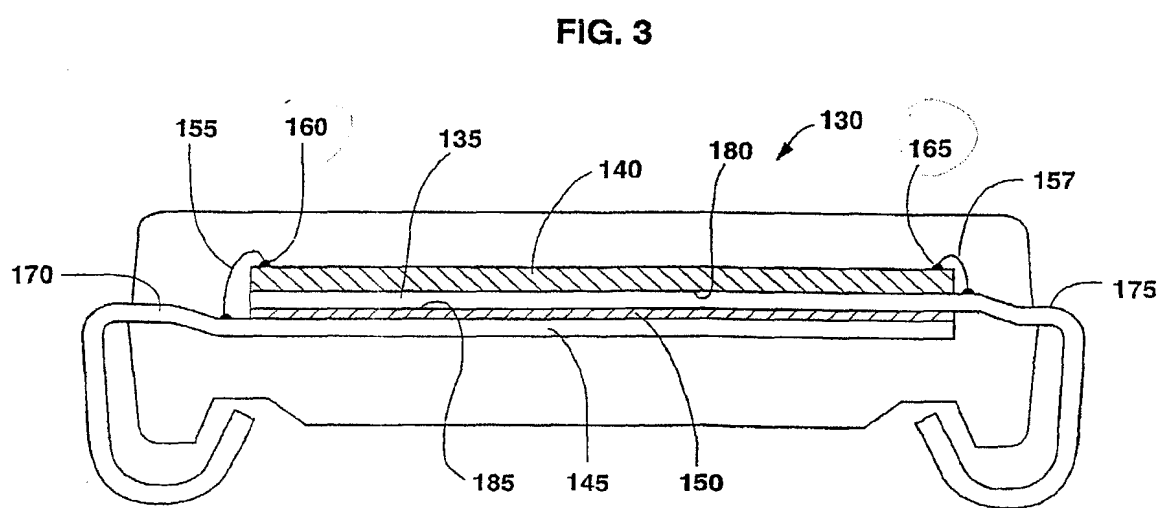


FIG. 3

(16)

专利号: 09-512961

【特許補正】特許法第184条の8

【提出日】1997年1月31日

【補正内容】

請求の範囲

1. (a) タイを支持するためのタイパドル及びパドルと導通する少なくとも1つの第1ヒリードフインガを有する第1の導電リードフレーム本体と、
 - (b) 前記パドルによって覆われるアレート及びこのアレートと導通する少なくとも1つの第2ヒリードフインガを有する第2の導電リードフレーム本体と、
 - (c) 前記パドルとアレートとの間に配置された絶縁体と
 - (d) 前記第1の導電リードフレーム本体および第2の導電リードフレーム本体の少なくとも一方に接続され、前記タイとワイヤボンディングするために、各パドル又はアレートに近接し、これらから間隔を保って配置された2つの端部を有する少なくとも1つの信号リードフインガと
2. 請求項1記載の多層リードフレームにおいて、前記パドル及びアレートの並びに各導通ヒリードフインガの一方が、前記タイとワイヤボンディングするための電源接続部およびアース接続部の一方を提供し、前記パドル及びアレート並びに各導通ヒリードフインガの他方が、前記タイとワイヤボンディングするための電源接続部およびアース接続部の他方を提供する、多層リードフレーム。
3. 請求項1記載の多層リードフレームにおいて、前記タイが前記パドルの第1表面上に支持可能であり、前記タイが前記パドルの第1表面の反対側に存在するパドルの第2表面が前記アレートを覆う、多層リードフレーム。
4. 請求項1記載の多層リードフレームにおいて、前記パドルの形状および寸法が前記タイのそれらとは同じである、多層リードフレーム。
5. 請求項1記載の多層リードフレームにおいて、前記アレートの形状および寸法が前記パドルのそれらとは同じである、多層リードフレーム。
6. 請求項1記載の多層リードフレームにおいて、前記パドル及びアレート

として形成されている、多層リードフレーム。

7. 請求項1記載の多層リードフレームにおいて、前記絶縁体がワイヤミッドである、多層リードフレーム。

8. 請求項1記載の多層リードフレームにおいて、前記絶縁体が、スレイ処理されたポリイミド及び前記絶縁層で構成されるフルーワのいずれか選択されている、多層リードフレーム。

9. (a) タイを支持し、形状および間隔の寸法が前記タイのそれらにはほぼ同一であるタイパドル、及び、電源接続部およびアース接続部の一方を提供するために前記パドルから伸延する少なくとも1つの第1ヒリードフインガを有する第1の導電リードフレーム本体と、

(b) 前記パドルを覆い、形状および間隔の寸法が前記パドルのそれらにはほぼ同一であるアレート、及び、前記電源接続部およびアース接続部の他方を提供するために前記アレートから伸延する少なくとも1つの第2ヒリードフインガを有する第2の導電リードフレーム本体と、

(c) 前記パドルとアレートとの間に配置された絶縁体と、

(d) 前記パドル及び電源を供給するアレートの一方がヒリードフインガと前記タイの電源端部との間を導通する少なくとも1つのボンディングワイヤと、

(e) 前記パドル及びアース接続部を提供するためのアレートの他方のヒリードフインガと前記タイのアース端部との間を導通する少なくとも1つのボンディングワイヤと

を備え、前記タイが前記絶縁体とは反対側のパドル表面上に配置されている、半導体ダイ用リードパッケージシステム。

10. 請求項9記載のリードパッケージシステムにおいて、前記絶縁体がポリイミドである、リードパッケージシステム。

11. 請求項9記載のリードパッケージシステムにおいて、前記絶縁体が前記絶縁層である、リードパッケージシステム。

12. 請求項9記載のリードパッケージシステムにおいて、前記第1の導通リードフレーム本体が1つ又は複数の信号用リードフインガを更に有し、各ワイ

と導通する各ヒリードフインガが、それぞれ、前記パドル及びアレートの一部

ンガが、前記ダイと信号用リードをワイヤボンディングするために、前記パドルに近接し、これと間隔を保って配置された突端部を備えている、リードパツケージシステム。

13. 請求項9記載のリードパツケージシステムにおいて、前記第2の導電性リードフレーム本体が1つ又は複数の信号用リードフインガを更に有し、各フインガが、前記ダイと信号用リードをワイヤボンディングするために、前記パドルに近接し、これと間隔を保って配置された突端部を備えている、リードパツケージシステム。

14. 半導体ダイ用リードフレームを有し、このリードフレームの第1の導電性本体のダイパドル上に配置されたダイと、このダイの反対側の表面上のパドル上に配置された絶縁体と、この絶縁体上に配置されたリードフレームの第2の導電性本体のフレートとを有する、半導体ダイ用リードフレームにおいて電源を接続する方法において、

(a) 前記パドル及びフレートの一方から伸延する第1のリードフインガを介して電力信号およびアース接続の一方を前記ダイに提供し、前記第1のリードフインガと前記ダイの電源およびアース端子の一方の間をワイヤボンディングにより導通させるステップと、

(b) 前記パドル及びフレートの他方から伸延する第2のリードフインガを介して前記電力信号およびアース接続の他方を前記ダイに提供し、前記第2のリードフインガと前記ダイの電源およびアース端子の他方との間をワイヤボンディングにより導通させるステップと、

(c) 前記ダイと、前記第1および第2のリードフレーム本体の少なくとも一方に接続された少なくとも1つの信号用リードフインガの、各パドル及びフレートに近接し、これらから間隔を保って配置される突端部との間に、ワイヤボンディングを施すステップと

を備える、半導体ダイ用リードフレームにおいて電源を接続する方法。

15. 請求項14記載の方法において、前記パドルとフレートの形状および間隔寸法がほぼ同一であり、前記フレートが前記パドル上に、両者の間に電気容

量性導通効果を提供するような配置様式で配置されている方法。

16. (a) 間隔を規定するためのダイパドルを有する第1の導電リードフレーム本体と、

(b) 前記ダイパドルから垂下する第1のリードフインガ、および前記第1のリードフインガから単独に垂下し、前記周囲の第1の部分の近辺に伸延する複数の第1リードフインガを支持する第1のリードフインガバーと、

(c) フレートを有する第2の導電リードフレーム本体と、

(d) 前記のフレートから垂下する第2のリードフインガ、および前記第2のリードフインガから単独に垂下し、前記周囲の第2の部分の近辺に伸延する複数の第2リードフインガを支持する第2のリードフインガバーと、

(e) 前記のダイパドルと前記のフレートとの間に、これらに接触して配置された絶縁体と

を備えた、半導体ダイ用多層リードフレーム。

17. 請求項16記載の多層リードフレームにおいて、前記ダイパドルに付設され、前記第1および第2リードフインガ、及び、複数の前記第1および第2リードフインガにワイヤボンディングされた半導体ダイを含む、多層リードフレーム。

18. 請求項17記載の多層リードフレームにおいて、前記ダイパドル及び

前記第1のリードフインガが、前記半導体ダイとワイヤボンディングするための電源接続部を提供し、前記フレート及び前記第2のリードフインガが、前記半導体ダイとワイヤボンディングするためのアース接続部を提供する、多層リードフレーム。

19. 請求項18記載の多層リードフレームにおいて、前記第1リードフインガ、前記第1リードフインガバー、及び、前記複数の第1リードフインガが前記ダイパドルの部分として形成されている、多層リードフレーム。

20. 請求項18記載の多層リードフレームにおいて、前記第2リードフインガ、前記第2リードフインガバー、及び、前記複数の第2リードフインガが前記フレートの部分として形成されている、多層リードフレーム。

【國際調查報告】

International Applications No.

divided in the fields searched

second terms used

100

Receiv

1-6,
9-13,
16-20

1-6,
11-13
18-20

1-6,
11-13,
18-20
7, 8, 14

Members are invited to attend.

Check off the relevant IIS

of the same patient/family

07.03.96

p

(25)

特表 9-512961

INTERNATIONAL SEARCH REPORT

Documents considered to be relevant		International Application No. PCT/US 95/14569
Category	Citation of documents, with indication, where appropriate, of the relevant passage	Reference to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 016 no. 462 (E-1269), 25 September 1992 8 JP.A.04 162657 (HITACHI LTD) 8 June 1992. see abstract	1-6, 9-13, 16-20
Y	PATENT ABSTRACTS OF JAPAN vol. 018 no. 266 (E-1551), 28 May 1994 8 JP.A.06 045804 (MITSUBISHI ELECTRIC CO LTD; OTHERS: 01) 18 February 1994. see abstract	7, 8, 14, 15

Form PCT/ISA/210 (Continuation of second sheet) (July 1979)

(26)

特表 9-512961

INTERNATIONAL SEARCH REPORT

Information on patent family members				International Application No. PCT/US 95/14569
Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
DE-A-3626151	04-02-88	NONE		

Form PCT/ISA/210 (Continuation of second sheet) (July 1979)

フロントページの続き

(8)指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG), API(KE, LS, MW, SD, SZ, UG), AL, AM, AT, AU, BB, BG, BR, BY, CA, CH, CN, CZ, DE, DK, EE, ES, FI, GB, GE, HU, IS, JP, KE, KG, KP, KR, KZ, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, TJ, TM, TT, UA, UG, UZ, VN

【図表の続き】

2。